



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06268377 A**(43) Date of publication of application: **22 . 09 . 94**

(51) Int. Cl.

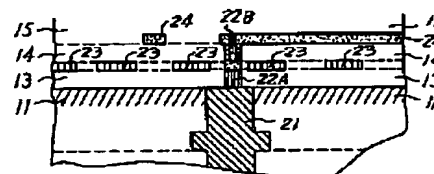
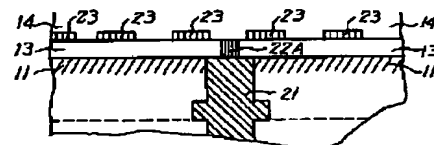
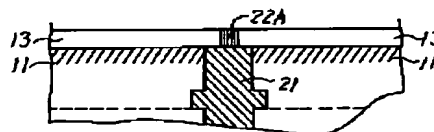
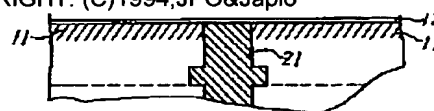
H05K 3/46**H05K 1/03**(21) Application number: **05056259**(71) Applicant: **OKI ELECTRIC IND CO LTD**(22) Date of filing: **17 . 03 . 93**(72) Inventor: **ONUHI YASUHI****(54) MANUFACTURE OF MULTILAYER INTERCONNECTION BOARD**

COPYRIGHT: (C)1994,JPO&Japio

(57) Abstract:

PURPOSE: To provide a method of manufacturing multilayer interconnection boards which enable the formation of connecting vias for signal wires having small diameter and deep, required for multilayer interconnection boards for handling high-speed signals, are high-density ones, and handle signals of excellent quality.

CONSTITUTION: This concerns a manufacturing method for a multilayer interconnection board having a board made out of ceramic, insulator layers and conductor layers formed interchangeably on the board, and a signal wiring layer for propagating electric signals to or from a power source or a grounding layer, and arranged so as to perform connection to the power source or between the upper and lower layers of signal wiring. And the title manufacture has processes of forming a part of a connecting part by plating out of a first via post 22A composed of a columnar conductor, of forming a first intermediate insulating film 13 on this first via post 22A, of forming a via hole 22B in this first insulating film 13 by etching, and of forming an intermediate signal wire 24 to be connected to this via hole 22b.



(19)日本国特許庁 (J.P.)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-268377

(43)公開日 平成6年(1994)9月22日

(51)Int.Cl.⁵ 識別記号 審査官整理番号
H 0 5 K 3/46 N 6921-4E
1/03 B 7011-4E

F I

技術表示図

審査請求 未請求 請求項の数 2 (全 5 頁)

審査請求 未請求 請求項の数 2 (全 5 頁)

(71)出願人 特願平5-56259

(22)出願日 平成5年(1993)3月17日

(71)出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72)発明者 大賀 康英

東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内

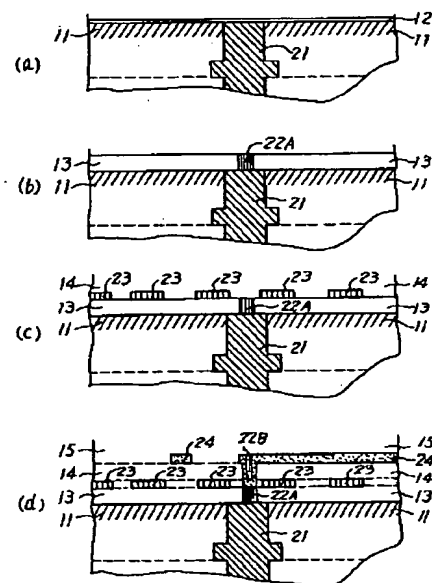
(74)代理人 弁理士 清水 守 (外2名)

(54)【発明の名称】 多層配線基板の製造方法

(57)【要約】

【目的】 高速の信号を扱う多層配線基板で必要となる小さい直径で深い信号線の接続ビアの形成を可能にし、高密度で、扱う信号の質が優れた多層配線基板の製造方法を提供する。

【構成】 セラミックから成る基板と、該基板上に絶縁体層と導体層とを交互に形成し、電源あるいは接地層と電気信号を伝播させる信号配線層とを有する多層配線基板の電源または信号配線の上下の層間を接続するように配置される多層配線基板の製造方法において、めっきを用いて接続部分の一部を柱状の導体より成る第1のビアポスト22Aで形成する工程と、この第1のビアポスト22A上に第1の中間絶縁膜13を形成する工程と、この第1の絶縁膜13にエッチングによりビアホール22Bを形成する工程と、このビアホール22Bに接続される中間信号線24を形成する工程とを施す。



11: アルミ基板 12: カレントフィルム
13: 第1の中間絶縁膜 14: 第2の中間絶縁膜
15: 第3の中間絶縁膜 24: 中間信号線
22A: 第1のビアポスト 22B: ビアホール

【特許請求の範囲】

【請求項1】 セラミックから成る基板と、該基板上に絶縁体層と導体層とを交互に形成し、電源あるいは接地層と電気信号を伝播させる信号配線層とを有する多層配線基板の電源または信号配線の上下の層間を接続するように配置される多層配線基板の製造方法において、

- (a) めっきを用いて接続部分の一部を柱状の導体より成るビアポストで形成する工程と、
- (b) 該ビアポスト上に絶縁体層を形成する工程と、
- (c) 該絶縁体層にエッチングによりビアホールを形成する工程と、
- (d) 該ビアホールに接続される信号配線層を形成する工程とを施すことを特徴とする多層配線基板の製造方法。

【請求項2】 前記ビアポストは接続部分の下方の一部となし、ビアホールを接続部分の上方の一部と成すことを特徴とする請求項1記載の多層配線基板の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、多層配線基板の製造方法に関するものである。

【0002】

【従来の技術】従来、この種の分野の技術としては、日経エレクトロニクス「CuポリイミドやSiパッケージなどLSI実装の新しい手法を探る」1984年8月27日号P145～P159に開示されるものがあった。図3はかかる従来の多層配線基板の製造工程断面図である。

【0003】まず、図3(a)に示すように、セラミック基板1に電源やグランド(接地)等の配線2を形成しておき、その上にポリイミドを塗布して加熱硬化し、膜厚10～20 μ m程度の厚い絶縁膜3を形成する。次に、図3(b)に示すように、この絶縁膜3にホトレジストを塗布し、マスク露光、現像、エッチング工程を経てビアホール4を形成する。

【0004】次に、図3(c)に示すように、蒸着、スパッタリングなどの方法で、薄膜の信号配線5を形成する。次いで、図3(d)に示すように、その上に、再びポリイミドを塗布し、厚く平坦な保護膜6を形成する。以上の工程を繰り返し、多層配線基板を得るようにしていた。

【0005】

【発明が解決しようとする課題】しかしながら、前記多層配線基板を高速の信号を扱う基板として用いる場合、その伝送信号の品質を優良に保つために、多層配線基板の特定の層にグランド層を挿入し、グランドと信号線との間に絶縁膜を挟んで一定の特性インピーダンスを保つ必要が生じる。特性インピーダンスは、主として、絶縁膜の誘電率、信号線の幅及び厚み、グランドと信号線との間隔、すなわち絶縁体層の厚みで決められる。

【0006】また、信号の品質を優良に保つには、単位長当たりの信号線の抵抗を小さくする必要がある。つまり、信号線に使用される導体の固有抵抗を一定とした場合、その幅及び厚みを大きく取る必要がある。このように、信号線の幅を大きく取り、特性インピーダンスを一定に保つようにすると、絶縁体の厚みを大きくする必要がある。

【0007】そこで、従来技術では、上下の配線を接続するため、図3(b)に示すように、ビアホール4をエッチングで形成するとした場合、そのビア径を一定に保ち、深いビア(例えば、ビア径を16 μ mに保ち、深さ25 μ mのビア)を形成することには限界がある(例えば、穴径が大きくなる。また、エッチングが途中で止まって進行しなくなる)。

【0008】更に、高速信号を扱う基板では、高密度の配線が求められ、配線長を短くする必要がある。この点では、そのビア径は小さくしなければならない。従来のビア形成方法では、上記したように、小さなビア径で深いビアの形成が不可能であった。本発明は、以上述べた高速の信号を扱う多層配線基板で必要となる、小さい直径で深い信号線の接続ビアの形成を可能にし、高密度で、扱う信号の質が優れた多層配線基板の製造方法を提供することを目的とする。

【0009】

【課題を解決するための手段】本発明は、上記目的を達成するために、セラミックから成る基板と、該基板上に絶縁体層と導体層とを交互に形成し、電源あるいは接地層と電気信号を伝播させる信号配線層とを有する多層配線基板の電源または信号配線の上下の層間を接続するように配置される多層配線基板の製造方法において、めっきを用いて接続部分の一部を柱状の導体より成るビアポストで形成する工程と、該ビアポスト上に絶縁体層を形成する工程と、該絶縁体層にエッチングによりビアホールを形成する工程と、該ビアホールに接続される信号配線層を形成する工程とを施すようにしたものである。

【0010】

【作用】本発明によれば、上記したように、信号線の接続の方法として、絶縁体中にめっきを用いて、導体を柱状に形成する工程と、絶縁体層にエッチングにより、ビアホール形成し、この中に導体を形成する工程とを施す。したがって、それぞれの工程の欠点を補い、厚い絶縁体を用いても、信号配線層を確実に行なえる多層配線基板を得ることができる。

【0011】

【実施例】以下、本発明の実施例について図を参照しながら詳細に説明する。図1は本発明の第1の実施例を示す多層配線基板の製造工程断面図、図2は本発明の第1の実施例を示す多層配線基板の断面図である。まず、本発明の実施例を示す多層配線基板の製造方法について図1を参照しながら説明する。

【0012】まず、研磨によって平坦化した表面を持ち、更に基板と外部接続するための入出力のための導体ポストを持つセラミック基板（96%—アルミナ）上に、銅—ポリイミド薄膜多層基板を製造する場合について説明を行う。まず、図1（a）に示すように、基板と外部接続するための入出力のための導体ポスト21を有するアルミナ基板11上に、銅薄膜をスパッタリング法を用いて厚さ1000Å堆積させる。以下、この銅薄膜をカレントフィルム12と呼ぶ。

【0013】次に、カレントフィルム12上にホトレジストを塗布し、半硬化させた後（このホトレジストの膜厚を10μmとする）、第1のビアポストのパターンを有するホトマスクを使用して、レジストパターン形成を行い、レジストにビアホールを開ける。次に、カレントフィルム12を陰極として、銅の電解めっきを行い、第1のビアポストを形成する。この時の第1のビアポストの高さを10μmとする。

【0014】次いで、レジスト全体を除去し、カレントフィルム12もエッチングにより、除去する。次いで、図1（b）に示すように、ポリイミドを平坦に塗布した後、硬化させる。この時、ポリイミド硬化後の厚さは第1のビアポスト22Aの高さと同一の10μmとする。

【0015】次に、第1のビアポスト22Aの上に僅かに存在するポリイミドを研磨によって除去する。このようにして、第1のビアポスト22Aの高さ（10μm）と同一の膜厚を有するポリイミドから成る第1の中間絶縁膜13が形成される。この際、アルミナ基板11内の導体ポスト21と、上記第1のビアポスト22Aとは、相互に接続する位置に配置する。また、ここでは、導体ポスト21の直径を50μm、第1のビアポスト22Aの直径を16μmとした。

【0016】次に、この上に、再びカレントフィルムを堆積させる。次いで、ホトレジストを厚さ5μm塗布し、半硬化後、第1グラウンドのパターンを有するホトマスクを使用してレジストパターン形成を行う。次に、図1（c）に示すように、上記と同様に、銅めっきを行い、5μmの厚みで第1グラウンド23を形成する。そして、レジスト全体を除去する。

【0017】次に、この上に、感光性ポリイミドを塗布し、オープンで加熱（100℃で1時間）し、半硬化させた後、上記の第1のビアポスト22Aの形成時のパターンを有するガラスマスクを用いて、半硬化ポリイミド上に光照射を行い、ポリイミド現像液を用いて、ビアホール22Bを有する第2の中間絶縁膜14を形成する。

【0018】これを再びオープンで加熱（350℃で1時間）し、硬化させる。この実施例で用いたポリイミドは、ポジ型の感光性ポリイミドである。この時のポリイミドの硬化後の厚みは15μmである。次に、この上に再びカレントフィルムを堆積させる。次に、再びホトレジストを厚さ5μm塗布し、半硬化後、中間信号層のバ

ターンを有するホトマスクを用いて、レジストパターンの形成を行う。

【0019】次に、上記と同様に、銅めっき（5μm）を行う。ここで、レジスト全体を除去し、カレントフィルムも除去する。このようにして、図1（d）に示すように、第1のビアポスト22Aと中間信号層24とは、ビアホール22Bの中にめっきされた銅によって接続される。上記の工程を繰り返すことで、図2に示すように、第2のビアポスト25A、第3の中間絶縁膜15、第2グラウンド26、第4の中間絶縁膜16とビアホール25B及び上部信号配線27を形成する。この際、第2のビアポスト25Aと第3の中間絶縁膜15の高さ及び厚みは15μmとし、感光性ポリイミドからなる第4の中間絶縁膜16の厚みは10μmとする。

【0020】これに全体に、保護膜17として、15μmのポリイミドを形成後、外部との接続のための保護膜ビアホール28を上記と同様に形成する。次に、本発明の第2の実施例について説明する。図4は本発明の第2の実施例の多層配線基板の断面図である。この第2の実施例においては、第1の実施例における感光性ポリイミドからなる第2の中間絶縁膜14及び第4の中間絶縁膜16に代わって、非感光性ポリイミドからなる第2の中間絶縁膜31と第4の中間絶縁膜32を用いて、同じ構造を持つ多層配線基板を形成した。

【0021】第1の実施例と異なった工程は、第2の中間絶縁膜31のビアホール22Bを形成する際、非感光性ポリイミドを塗布し、オープンで加熱し（100℃で1時間）、半硬化させた後、ホトレジストを塗布し（5μm）、ビア22のビアパターンを有するホトマスクを用いて、レジストパターン形成を行い、これに生じた穴を通じてポリイミドのエッチングを行う。この時、用いるエッチング液は、上記ホトレジストの現像液と同一のものである。ポリイミドにビアホールを形成後、レジストを除去し、オープンを使用し（350℃ 1時間）、ポリイミドの硬化を行う。

【0022】これらの工程は、第4の中間絶縁膜32とビアホール25Bの形成にも同様に用いる。その他の工程は第1の実施例と同様である。なお、本発明は、上記実施例に限定されるものではなく、本発明の趣旨に基づいて種々変形することが可能であり、それらを本発明の範囲から排除するものではない。

【0023】

【発明の効果】以上説明したように、本発明によれば、セラミックから成る基板と、該基板上に絶縁体層と導体層とを交互に形成し、電源あるいは接地層と電気信号を伝播させる信号配線層とを有する多層配線基板の電源または信号配線の上下の層間を接続するように配置される多層配線基板の製造方法において、めっきを用いて接続部分の一部を柱状の導体より成るビアポストで形成する工程と、該ビアポスト上に絶縁体層を形成する工程と、

該絶縁体層にエッチングによりビアホールを形成する工程と、該ビアホールに接続される信号配線層を形成する工程とを施すようにしたので、次のような効果を奏することができる。

【0024】(1) 厚い絶縁体層に対して、配線を容易に形成することができ、多層配線の接続を確実に行うことができる。

(2) すべてビアポストで形成するのに比べて、その製造工程を低減することができる。

(3) すべてビアホールで形成するのに比べて、厚い絶縁体層が使用できるようになった。

【0025】(4) ビア径が大きくならないので、配線密度の向上を図ることができる。

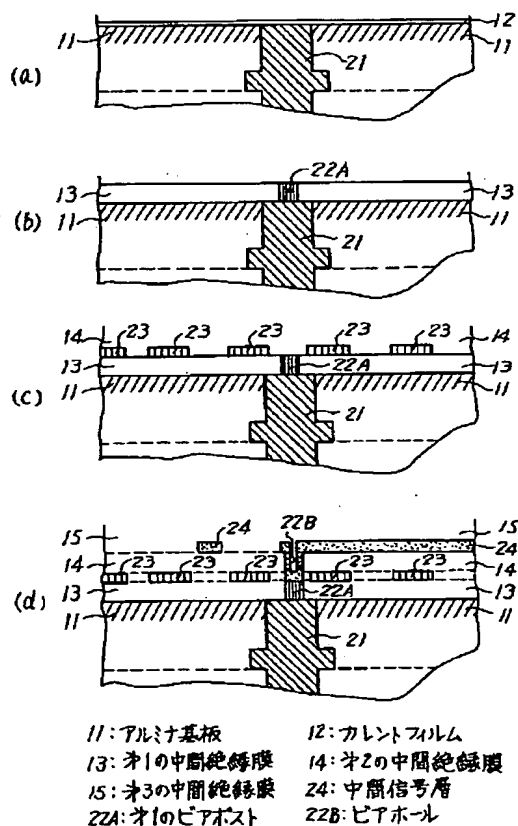
(5) 配線の接続部分の抵抗値を低くすることができるとともに、接続部分の信頼性の向上を図ることができる。

【図面の簡単な説明】

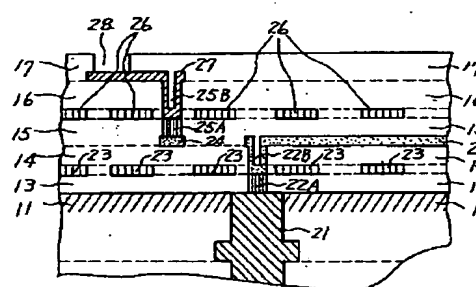
【図1】本発明の第1の実施例を示す多層配線基板の製造工程断面図である。

【図2】本発明の第1の実施例を示す多層配線基板の断面図である。

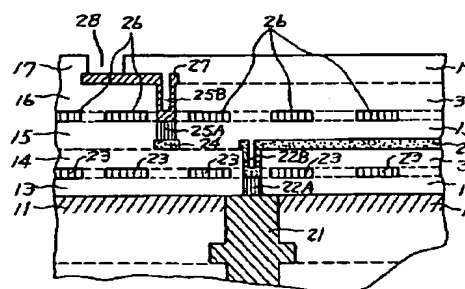
【図1】



【図2】



【図4】



【図3】従来の多層配線基板の製造工程断面図である。

【図4】本発明の第2の実施例を示す多層配線基板の断面図である。

【符号の説明】

- 11 アルミナ基板
- 12 銅薄膜 (カレントフィルム)
- 13 第1の中間絶縁膜
- 14, 31 第2の中間絶縁膜
- 15 第3の中間絶縁膜
- 16, 32 第4の中間絶縁膜
- 17 保護膜
- 21 導体ポスト
- 22A 第1のビアポスト
- 22B, 25B ビアホール
- 23 第1グラウンド
- 24 中間信号層
- 25A 第2のビアポスト
- 26 第2グラウンド
- 27 上部信号配線
- 28 保護膜ビアホール

【図3】

